

VERTRAG ÜBER INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

PCT

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

(Artikel 36 und Regel 70 PCT)

REC'D 11 JAN 2005

PCT



Aktenzeichen des Anmelders oder Anwalts 2002P11627WO	WEITERES VORGEHEN siehe Mitteilung über die Übersendung des internationalen vorläufigen Prüfungsberichts (Formblatt PCT/PEA/416)	
Internationales Aktenzeichen PCT/DE 03/02580	Internationales Anmeldedatum (Tag/Monat/Jahr) 31.07.2003	Prioritätsdatum (Tag/Monat/Jahr) 19.09.2002
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK H03K5/19		
Anmelder SIEMENS AKTIENGESELLSCHAFT et al		

- Dieser internationale vorläufige Prüfungsbericht wurde von der mit der internationalen vorläufigen Prüfung beauftragten Behörde erstellt und wird dem Anmelder gemäß Artikel 36 übermittelt.
- Dieser BERICHT umfaßt insgesamt 6 Blätter einschließlich dieses Deckblatts.

☒ Außerdem liegen dem Bericht ANLAGEN bei; dabei handelt es sich um Blätter mit Beschreibungen, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit vor dieser Behörde vorgenommenen Berichtigungen (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsrichtlinien zum PCT).

 Diese Anlagen umfassen insgesamt 2 Blätter.

- Dieser Bericht enthält Angaben zu folgenden Punkten:
 - I ☒ Grundlage des Bescheids
 - II ☐ Priorität
 - III ☐ Keine Erstellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit
 - IV ☐ Mangelnde Einheitlichkeit der Erfindung
 - V ☒ Begründete Feststellung nach Regel 66.2 a)ii) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung
 - VI ☐ Bestimmte angeführte Unterlagen
 - VII ☐ Bestimmte Mängel der internationalen Anmeldung
 - VIII ☐ Bestimmte Bemerkungen zur internationalen Anmeldung

Datum der Einreichung des Antrags 16.04.2004	Datum der Fertigstellung dieses Berichts 10.01.2005
Name und Postanschrift der mit der internationalen Prüfung beauftragten Behörde  Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter Moll, P Tel. +49 89 2399-2197 

I. Grundlage des Berichts

1. Hinsichtlich der **Bestandteile** der internationalen Anmeldung (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigelegt, weil sie keine Änderungen enthalten (Regeln 70.16 und 70.17)*):

Beschreibung, Seiten

1-11 in der ursprünglich eingereichten Fassung

Ansprüche, Nr.

1-8 eingegangen am 23.12.2004 mit Schreiben vom 21.12.2004

Zeichnungen, Blätter

1/2, 2/2 in der ursprünglich eingereichten Fassung

2. Hinsichtlich der **Sprache**: Alle vorstehend genannten Bestandteile standen der Behörde in der Sprache, in der die internationale Anmeldung eingereicht worden ist, zur Verfügung oder wurden in dieser eingereicht, sofern unter diesem Punkt nichts anderes angegeben ist.

Die Bestandteile standen der Behörde in der Sprache: zur Verfügung bzw. wurden in dieser Sprache eingereicht; dabei handelt es sich um:

- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen Recherche eingereicht worden ist (nach Regel 23.1(b)).
- ☐ die Veröffentlichungssprache der internationalen Anmeldung (nach Regel 48.3(b)).
- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen vorläufigen Prüfung eingereicht worden ist (nach Regel 55.2 und/oder 55.3).

3. Hinsichtlich der in der internationalen Anmeldung offenbarten **Nucleotid- und/oder Aminosäuresequenz** ist die internationale vorläufige Prüfung auf der Grundlage des Sequenzprotokolls durchgeführt worden, das:

- ☐ in der internationalen Anmeldung in schriftlicher Form enthalten ist.
- ☐ zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.
- ☐ bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.
- ☐ Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.
- ☐ Die Erklärung, daß die in computerlesbarer Form erfassten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.

4. Aufgrund der Änderungen sind folgende Unterlagen fortgefallen:

- ☐ Beschreibung, Seiten:
- ☐ Ansprüche, Nr.:
- ☐ Zeichnungen, Blatt:

INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

Internationales Aktenzeichen PCT/DE 03/02580

5. ☐ Dieser Bericht ist ohne Berücksichtigung (von einigen) der Änderungen erstellt worden, da diese aus den angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2(c)).

(Auf Ersatzblätter, die solche Änderungen enthalten, ist unter Punkt 1 hinzuweisen; sie sind diesem Bericht beizufügen.)

6. Etwaige zusätzliche Bemerkungen:

V. Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung

- | | |
|--------------------------------|--------------------|
| 1. Feststellung | |
| Neuheit (N) | Ja: Ansprüche 1-8 |
| | Nein: Ansprüche |
| Erfinderische Tätigkeit (IS) | Ja: Ansprüche 1-8 |
| | Nein: Ansprüche |
| Gewerbliche Anwendbarkeit (IA) | Ja: Ansprüche: 1-8 |
| | Nein: Ansprüche: |

2. Unterlagen und Erklärungen:

siehe Beiblatt

1). Es wird auf die folgenden Dokumente verwiesen:

D(1): EP-A-0 804 038

D(2): US-A-5 329 281

D(3): EP-A-0 367 522

2). Dokument D(1), vgl. Figuren 1 und 2, zeigt eine Schaltungsanordnung zur Bestimmung des Mittelwerts eines Eingangssignals, mit

- einem Signaleingang (in Figur 1 verbunden mit Element 100) zur Aufnahme des Eingangssignals;
- einem Signalausgang (D3) zur Ausgabe eines den Mittelwert des Eingangssignals wiedergebenden Ausgangssignals;
- wobei zwischen dem Signaleingang und dem Signalausgang zur Mittelwertbildung ein Summierer (Figur 2: 540, 550) angeordnet ist, der eingangsseitig mit einem Komparator (Figur 1: 300, 400) verbunden ist;
- und wobei in einer Rückkopplungsschleife ein Schaltelement (Figur 1: 231, 232) angeordnet ist, das von dem Ausgang (Figur 1: Q) des Komparators (Figur 1: 300, 400) angesteuert wird und in Abhängigkeit von dem Ausgang des Komparators (Figur 1: 300, 400) ein erstes Referenzsignal (Figur 1: +Vref) oder ein zweites Referenzsignal (Figur 1: -Vref) aufschaltet.

Dokument D(2) zeigt dabei die Variante "Zähler" (anstelle eines Summierers, Zeilen 14, 15 des vorliegenden Anspruchs 1), vgl. im einzelnen in D(2), Figur 7

- Signaleingang (IN1, IN2);
- Signalausgang (724);
- wobei zwischen dem Signaleingang und dem Signalausgang zur Mittelwertbildung ein Zähler (722) angeordnet ist, der eingangsseitig mit einem Komparator (706, 708) verbunden ist;
- und wobei in einer Rückkopplungsschleife ein Schaltelement (714, 716) angeordnet ist, das von dem Ausgang (718) des Komparators (706, 708) angesteuert wird und in Abhängigkeit von dem Ausgang des Komparators (706, 708) ein erstes Referenzsignal (VREF) oder ein zweites Referenzsignal (Massepotential) aufschaltet.

Dokument D(3) zeigt gleichfalls die Variante "Zähler", vgl. im einzelnen in D(3),
Figuren 1, 3

- Signaleingang (VIN);
- Signalausgang ("DIGITAL OUTPUT");
- wobei zwischen dem Signaleingang und dem Signalausgang zur Mittelwertbildung ein Zähler (16; 44) angeordnet ist, der eingangsseitig mit einem Komparator (34, 40) verbunden ist;
- und wobei in einer Rückkopplungsschleife ein Schaltelement (12; 42) angeordnet ist, das von dem Ausgang (Q) des Komparators (34, 40) angesteuert wird und in Abhängigkeit von dem Ausgang des Komparators (34, 40) ein erstes Referenzsignal (+VREF) oder ein zweites Referenzsignal (-VREF) aufschaltet.

Desweiteren verfügen die Zähler [D(2): 722; D(3): 16; 44] in den Anordnungen nach D(2) und D(3) bereits jeweils über einen Rücksetzeingang, an welchem ein Steuersignal anliegt, wobei dieses Steuersignal auch in einer zeitlich konstanten Phasenbeziehung mit dem an die Zähler angelegten Taktsignal steht. Der Summierer [D(1): Figur 2: 540, 550] in D(1) weist keinen unmittelbaren Rücksetzeingang auf. Von einer Frequenz- bzw. Phasensynchronität des Steuersignals mit dem **Eingangssignal**, dessen Mittelwert bestimmt werden soll, ist in D(2) und D(3) allerdings nicht die Rede. Das diesbezüglich im Kennzeichen des vorliegenden Anspruchs 1 genannte Merkmal impliziert, daß es sich bei dem Eingangssignal um ein periodisches Signal handeln muß. Ferner bedeutet dies auch, daß die Periodendauer des Eingangssignals bekannt ist. Gemäß der vorliegenden Beschreibung Seite 2, Zeile 29 bis Seite 3, Zeile 2 ist es vorteilhaft, bei einem derartigen periodischen Eingangssignal stets dasselbe Zeitfenster des Eingangssignals, nämlich sinnvollerweise die einfache oder vielfache Periodendauer des Eingangssignals, auszuwerten. Frequenz bzw. Phase des im vorliegenden Anspruch 1 eingeführten Steuersignals sind also entsprechend zu bemessen.

Eine derartige Modifikation der aus den Dokumenten D(1)-D(3) jeweils bekannten Anordnungen ist aus dem aufgedeckten Stand der Technik weder bekannt, noch wird sie durch diesen nahegelegt.

Der ohne Zweifel gewerblich anwendbare Gegenstand des Anspruchs 1 ist daher neu; er beruht dem zusammengefaßten Stand der Technik gegenüber auch auf einer erfinderischen Tätigkeit.

- 3). Die Ansprüche 2-8 sind abhängige Ansprüche im Sinne von Regel 6.4 PCT. Sie sind auf besondere Ausführungsformen der im Anspruch 1 gekennzeichneten Erfindung gerichtet.
- 4). Es wird darauf hingewiesen, daß die in der vorliegenden Figur 2 dargestellte Schaltungsanordnung nicht unter den Wortlaut des Anspruches 1 fällt, da es in Figur 2 weder einen Komparator und ein von dessen Ausgang angesteuertes Schaltelement, noch irgendeine Rückkopplungsschleife gibt. Dementsprechend stehen auch die Ausführungen in der Beschreibung Seite 4, Zeile 13 bis Seite 5, Zeile 16 ("andere Variante der Erfindung") sowie Seite 9 ab Zeile 12 ("weiteres Ausführungsbeispiel einer erfindungsgemäßen Schaltungsanordnung") im Widerspruch zum geltenden Anspruch 1. Im Merkmal "Schaltelement ..., das... ein erstes Referenzsignal (Pos_Ref) oder ein zweites Referenzsignal (Neg_Ref) aufschaltet" im vorliegenden Anspruch 1 fehlt jegliche nähere Definition des Ortes, wo in der Rückkopplungsschleife die besagten Signale "aufgeschaltet" werden. Mit Blick auf den Gesamtinhalt der Anmeldungsunterlagen kann dies nur im Sinne der Funktion eines Sigma-Delta-Modulators gemäß vorliegender Figur 1 verstanden werden.

Patentansprüche

1. Schaltungsanordnung zur Bestimmung des Mittelwerts eines Eingangssignals (s), mit

5

einem Signaleingang (1, 14) zur Aufnahme des Eingangssignals (s) und

10 einem Signalausgang (13) zur Ausgabe eines den Mittelwert des Eingangssignals (s) wiedergebenden Ausgangssignals (g, $Q_1 \dots Q_{n+m}$),

15 wobei zwischen dem Signaleingang (1, 14) und dem Signalausgang (13) zur Mittelwertbildung ein Zähler (10) oder ein Summierer angeordnet ist, der eingangsseitig mit einem Komparator (5) verbunden ist,

20 wobei in einer Rückkopplungsschleife ein Schaltelement (6) angeordnet ist, das von dem Ausgang des Komparators (5) angesteuert wird und in Abhängigkeit von dem Ausgang des Komparators (5) ein erstes Referenzsignal (Pos_Ref) oder ein zweites Referenzsignal (Neg_Ref) aufschaltet, dadurch gekennzeichnet, dass der Summierer oder der Zähler (10) einen Rücksetzeingang (RESET) aufweist, an dem ein Steuersignal (CTRL) anliegt, wobei das Steuersignal (CTRL) und das Eingangssignal (s) die gleiche Grundfrequenz und/oder die gleiche Phasenlage und/oder eine konstante Phasenbeziehungen zueinander aufweisen.

30

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass der Summierer oder der Zähler (10) eingangsseitig mit einem Sigma-Delta-Modulator (2) verbunden ist.

35

3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet,

dass der Sigma-Delta-Modulator (2) einen Addierer (3) oder einen Subtrahierer, einen Integrator (4) und einen Komparator (5) sowie eine Rückkopplungsschleife von dem Ausgang des Komparators (5) auf den Eingang des Addierers (3) oder Subtrahierers aufweist.

4. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
10 dass der Summierer oder der Zähler (10) einen Takteingang (CLOCK) aufweist, an dem ein Taktsignal (CLK) mit einer vorgegebenen Taktfrequenz anliegt.

5. Schaltungsanordnung nach Anspruch 4,
15 dadurch gekennzeichnet,
dass das Eingangssignal (s) bandbegrenzt ist und eine vorgegebene Grenzfrequenz aufweist, wobei die Taktfrequenz ein ganzzahliges Vielfaches der Grenzfrequenz ist.

20 6. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass das Taktsignal (CLK) und das Steuersignal (CTRL) eine zeitlich konstante Phasenbeziehung zueinander aufweisen.

25 7. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass der Summierer oder Addierer oder der Zähler (10) ausgangsseitig mit einem Ausgangsregister (12) verbunden ist.

8. Schaltungsanordnung nach Anspruch 7,
dadurch gekennzeichnet,
35 dass das Ausgangsregister (12) einen Steuereingang (LATCH) zur Steuerung der Datenaufnahme aufweist, wobei an dem Steuereingang (LATCH) das Steuersignal (CTRL) anliegt.

Translation

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY
(Chapter II of the Patent Cooperation Treaty)

(PCT Article 36 and Rule 70)

90/528588

PCT/DE2003/002580



Applicant's or agent's file reference 2002P11627WO	FOR FURTHER ACTION See Form PCT/IPEA/416	
International application No. PCT/DE2003/002580	International filing date (day/month/year) 31 July 2003 (31.07.2003)	Priority date (day/month/year) 19 September 2002 (19.09.2002)
International Patent Classification (IPC) or national classification and IPC H03K 5/19		
Applicant SIEMENS AKTIENGESELLSCHAFT		

1. This report is the international preliminary examination report, established by this International Preliminary Examining Authority under Article 35 and transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of 6 sheets, including this cover sheet.
3. This report is also accompanied by ANNEXES, comprising:
 - a. ☒ (sent to the applicant and to the International Bureau) a total of 2 sheets, as follows:
 - ☐ sheets of the description, claims and/or drawings which have been amended and are the basis of this report and/or sheets containing rectifications authorized by this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions).
 - ☐ sheets which supersede earlier sheets, but which this Authority considers contain an amendment that goes beyond the disclosure in the international application as filed, as indicated in item 4 of Box No. I and the Supplemental Box.
 - b. ☐ (sent to the International Bureau only) a total of (indicate type and number of electronic carrier(s)) _____, containing a sequence listing and/or tables related thereto, in computer readable form only, as indicated in the Supplemental Box Relating to Sequence Listing (see Section 802 of the Administrative Instructions).
4. This report contains indications relating to the following items:
 - ☒ Box No. I Basis of the report
 - ☐ Box No. II Priority
 - ☐ Box No. III Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
 - ☐ Box No. IV Lack of unity of invention
 - ☒ Box No. V Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
 - ☐ Box No. VI Certain documents cited
 - ☐ Box No. VII Certain defects in the international application
 - ☐ Box No. VIII Certain observations on the international application

Date of submission of the demand 16 April 2004 (16.04.2004)	Date of completion of this report 10 January 2005 (10.01.2005)
Name and mailing address of the IPEA/EP	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY

International application No.

PCT/DE2003/002580

Box No. I Basis of the report

1. With regard to the language, this report is based on the international application in the language in which it was filed, unless otherwise indicated under this item.

- ☐ This report is based on translations from the original language into the following language _____, which is language of a translation furnished for the purpose of:
- ☐ international search (under Rules 12.3 and 23.1(b))
 - ☐ publication of the international application (under Rule 12.4)
 - ☐ international preliminary examination (under Rules 55.2 and/or 55.3)

2. With regard to the elements of the international application, this report is based on *(replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report)*:

- ☐ The international application as originally filed/furnished
- ☒ the description:
pages _____ 1-11 _____, as originally filed/furnished
pages* _____ received by this Authority on _____
pages* _____ received by this Authority on _____
- ☒ the claims:
pages _____, as originally filed/furnished
pages* _____, as amended (together with any statement) under Article 19
pages* _____ 1-8 _____ received by this Authority on 23 December 2004 (23.12.2004)
pages* _____ received by this Authority on _____
- ☒ the drawings:
pages _____ 1/2, 2/2 _____, as originally filed/furnished
pages* _____ received by this Authority on _____
pages* _____ received by this Authority on _____
- ☐ a sequence listing and/or any related table(s) – see Supplemental Box Relating to Sequence Listing.

3. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/figs _____
- ☐ the sequence listing (*specify*): _____
- ☐ any table(s) related to sequence listing (*specify*): _____

4. ☐ This report has been established as if (some of) the amendments annexed to this report and listed below had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/figs _____
- ☐ the sequence listing (*specify*): _____
- ☐ any table(s) related to sequence listing (*specify*): _____

* If item 4 applies, some or all of those sheets may be marked "superseded."

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International Application No.

PCT/DE 03/02580

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-8	YES
	Claims		NO
Inventive step (IS)	Claims	1-8	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-8	YES
	Claims		NO

2. Citations and explanations

1). This report makes reference to the following documents:

D1: EP-A-0 804 038

D2: US-A-5 329 281

D3: EP-A-0 367 522.

2). D1, cf. figures 1 and 2, shows a circuit arrangement for determining the average value of an input signal, with

- a signal input (connected to element 100 in figure 1) for receiving the input signal;
- a signal output (D3) for emitting an output signal that represents the average value of the input signal;
- an analog adder (figure 2: 540, 550) being arranged between the signal input and the signal output for generating an average, said analog adder being connected on the input side to a comparator (figure 1: 300, 400),
- and a circuit element (figure 1: 231, 232) being arranged in a feedback circuit, said element being controlled by the output (figure

1: Q) of the comparator (figure 1: 300, 400) and, as a function of the output of the comparator (figure 1: 300, 400), outputting a first reference signal (figure 1: +Vref) or a second reference signal (figure 1: -Vref).

D2 shows the "counter" variant (in place of an analog adder, lines 14-15 of the present claim 1); cf. specifically figure 7 in D2:

- signal input (IN1, IN2);
- signal output (724);
- a counter (722) being arranged between the signal input and the signal output for generating an average and connected on the input side to a comparator (706, 708);
- and in a feedback circuit, a circuit element (714, 716) being arranged that is controlled by the output (718) of the comparator (706, 708) and, as a function of the output of the comparator (706, 708), outputs a first reference signal (VREF) or a second reference signal (ground potential).

D3 likewise shows the "counter" variant; cf. specifically figures 1 and 3 in D3:

- signal input (VIN);
- signal output ("DIGITAL OUTPUT");
- a counter (16, 44) being arranged between the signal input and the signal output for generating an average, said counter being connected on the input side to a comparator (34, 40);
- and a circuit element (12, 42) in a feedback

circuit being arranged that is controlled by the output (Q) of the comparator (34,40) and, as a function of the output of the comparator (34,40), outputs a first reference signal (+VREF) or a second reference signal (-VREF).

Furthermore, the counters (D2: 722, D3: 16, 44] in the arrangements according to D2 and D3 already have a reset input to which a control signal is applied, this control signal also being in a temporally constant phase relationship with the clock signal applied to the counters. The analog adder [D1: figure 2: 540, 550] in D1 does not have a direct reset input. D2 and D3, however, do not mention frequency or phase synchronicity between the control signal and the input signal, the average value of which is to be determined. The feature mentioned with respect thereto in the characterizing part of the present claim 1 implies that the input signal has to be a periodic signal. Furthermore, this also means that the duration of the period of the input signal is known. According to the present description, page 2, line 29 to page 3, line 2, it is advantageous in such a periodic input signal always to evaluate the same time slot of the input signal, namely, and logically, the simple or multiple duration of the period of the input signal. Therefore, the frequency and phase should be measured accordingly in the control signal introduced in present claim 1.

Such a modification of each of the arrangements known from D1-D3 is neither known from nor rendered obvious by the searched prior art.

Therefore, the subject matter of claim 1, which is certainly industrially applicable, is novel. It also involves an inventive step with respect to the available prior art.

- 3). Claims 2-8 are dependent claims within the meaning of PCT Rule 6.4. They are directed to special embodiments of the invention disclosed in claim 1.
- 4). It is noted that the circuit arrangement shown in the present figure 2 does not come under the wording of claim 1, since figure 2 contains neither a comparator and a circuit element controlled by the output thereof, nor a feedback circuit. Correspondingly, the statements in the description on page 4, line 13 to page 5, line 16 ("other variants of the invention") and on page 9 starting from line 12 ("further embodiment of the claimed circuit arrangement") contradict the current claim 1. In the feature "circuit element..., that... outputs a first reference signal (Pos_Ref) or a second reference signal (Neg_Ref) in the present claim 1 entirely lacks a precise definition of the location within the feedback circuit where said signals are "output". Bearing in mind the overall content of the application documents, this can be interpreted only to mean the function of a sigma-delta modulator according to the present figure 1.